

(10)

JP 2005-194294 A 2005.7.21

**[0040]**

次に、本発明の第4の実施形態について説明する。本実施形態は、前述の第2の実施形態に係る洗浄液を使用する半導体装置の製造方法である。図3は本実施形態に係る半導体装置の製造方法を示すフローチャート図である。半導体基板上に配線及び層間絶縁膜を形成する際には、先ず、C<sub>x</sub>からなる配線を形成し、その後、層間絶縁膜としてSiOCからなる低誘電率膜（Low-k膜）を成膜する。次に、この低誘電率膜上にレジスト膜を成膜し、このレジスト膜をバーニングする。次に、このバーニングされたレジスト膜をマスクとして低誘電率膜をエッティングして選択的に除去して、低誘電率膜に配線まで到達するピアを形成する。その後、レジスト膜をアッシングして除去する。このとき、このアッシングに伴って、レジスト膜のアッシング残渣が発生し、その一部はピアの内面に付着する。このため、アッシング後に、本実施形態の洗浄方法を適用して基板を洗浄する。  
10

**[0041]**

以下、本実施形態の洗浄方法について詳述する。図3のステップS11に示すように、前述の如くレジスト膜をアッシングすると、レジスト膜のアッシング残渣が発生し、半導体基板、層間絶縁膜及びピアの内面を汚染する。そこで、次に、ステップS12に示すように、前述の第2の実施形態に係る洗浄液を使用して基板を洗浄する。このとき、基板は枚葉スピinn法により例えば1分間洗浄する。これにより、基板から残渣及び金属汚染等の汚染が除去される。

**[0042]**

次に、ステップS13に示すように、純水、例えばDIWにより、すすぎ（リシス）を20  
例えば30秒間行い、洗浄液を除去する。次に、ステップS14に示すように、基板をスピinnさせて乾燥させる。これにより、基板を洗浄することができる。

**[0043]**

本実施形態においては、前述の第2の実施形態に係る洗浄液により、ピアを形成し、レジスト膜をアッシングした後の基板を洗浄することにより、アッシングにより発生した残渣を基板から効果的に除去することができる。本実施形態における効果は、前述の第2の実施形態と同様である。

**[0044]**

なお、前述の各実施形態においては、絶縁膜がSiOC膜等の炭素を含む絶縁膜である例を示した。本発明に係る洗浄液はこのような炭素を含む絶縁膜に好適に使用できるが、これに限定されず、SiOC膜以外の有機膜、及びSiN<sub>x</sub>等の炭素を含まない疎水性の絶縁膜にも適用が可能である。  
30

**[実施例1]****[0045]**

以下、本発明の実施例の効果について、その特許請求の範囲から外れる比較例と比較して具体的に説明する。実施例1においては、前述の第3の実施形態の洗浄処理を行い、その効果を評価した。評価は、粒子（パーティクル）除去性、金属除去性及び防食性について行った。

**[0046]**

先ず、粒子除去性の評価方法について説明する。直径が8インチのウエハを複数枚用意し、これらのウエハの表面にSiOC膜を成膜した。次に、このウエハをCMPスラリー液に1分間浸漬し、その後自然乾燥させた。この結果、ウエハの表面にパーティクル（粒子）が2万乃至4万個程度付着した。次に、この汚染されたウエハを、ブラシ洗浄装置を使用して洗浄した。このとき、使用する洗浄液の組成をウエハ毎に異ならせた。なお、これらの洗浄液にはフッ化物は含有させていない。また、比較のために市販の洗浄液も使用した。先ず、ダブルブラシチャンバー内にウエハを装入し、洗浄液を1リットル/分の流量で供給しながら、ブラシ洗浄を2分間行った。次に、純水によりすすぎを1分間行い、ウエハを回転させて水を振り切るスピinn操作を1分間行った。そして、洗浄後のウエハ表面  
40